

1 AS5043 应用实例

AS5043 是一种非接触式磁性角度编码器，可精确测量高达 360° 的角度范围。

它可提供一个数字式 10 位输出以及一个可编程模拟输出，输出与在芯片上方作旋转运动的磁铁的角度存在正比例关系。

模拟输出可通过多种方式配置，包括用户可编程角度范围、可调节输出电压范围、电压或电流输出等。

以下几页给出了一些模拟输出的应用实例。若需了解 AS5043 的详细信息，请参考 AS5043 数据资料。

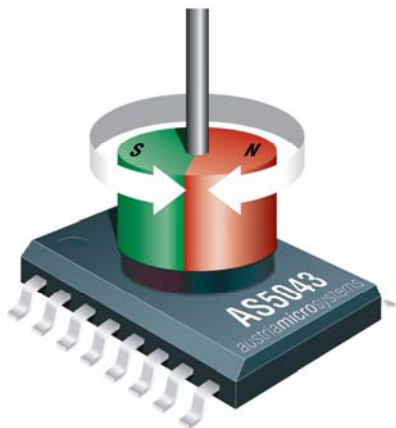


图 1: AS5043 及磁铁的典型配置

1.1 引脚配置

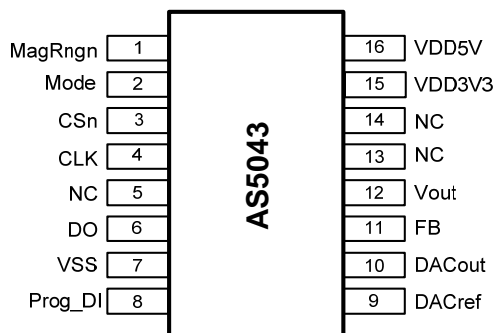


图 2: 采用 SSOP16 封装的 AS5043 引脚配置

引脚	符号	类型	说明
1	MagRngn	DO_OD	磁场强度范围警告：低电平有效，表明磁场强度已经超出推荐限值。
2	Mode	DI_PD, ST	模式输入。在低噪声（开路，低电平）和高速（高电平）模式之间选择。内部下拉电阻。
3	CSn	DI_PU, ST	芯片选择，低电平有效，施密特触发器输入，内部上拉电阻。（~50kΩ）
4	CLK	DI,ST	同步串行接口时钟输入；施密特触发器输入。
5	NC	-	必须保持开路。
6	DO	DO_T	同步串行接口的数据输出。
7	VSS	S	负电源电压（GND）
8	Prog_DI	DI_PD	OTP 编程输入和菊花链模式下的数据输入。内部下拉电阻（~74kΩ）。不使用编程功能时需连接至 VSS。
9	DACref	AI	采用外部基准时的 DAC 基准电压输入。
10	DACout	AO	DAC 输出（无缓冲，Ri ~8kΩ）。
11	FB	AI	反馈，OPAMP 反相输入。
12	Vout	AO	OPAMP 输出。
13	NC	-	必须保持开路。
14	NC	-	必须保持开路。
15	VDD3V3	S	供内核使用的 3V 稳压器输出，从 VDD5V 开始稳压。采用 3V 电源电压时需要连接至 VDD5V。不能加外部负载。
16	VDD5V	S	正电源电压，3.0 至 5.5 V。

表 1: SSOP16 封装的引脚说明

DO_OD 数字输出，漏极开路 S 电源引脚
 DI_PD 数字输入，带下拉 DO_T 数字输出/三态
 DI_PU 数字输入，带上拉 ST 施密特触发器输入
 AI 模拟输入 AO 模拟输出
 DI 数字输入

1.2 AS5043 方框图

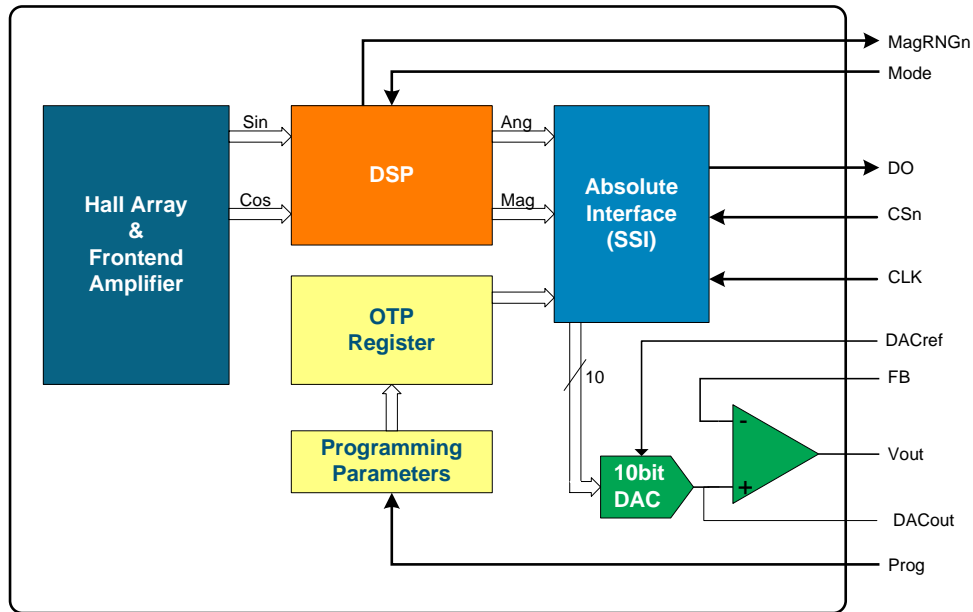


图 3: AS5043 方框图

2 3.3V/5V 工作

AS5043 内部具有一个 3.3V 的低压差 (LDO) 稳压器, 因此器件可以工作在 $3.3V \pm 10\%$ 或 $5V \pm 10\%$ 电源范围。由于内部模块始终工作在 3.3V 电压下, 所以内核电源电压总是由 LDO 输出提供。

在 3.3V 工作方式下, 必须将 VDD3V3 连接至 VDD5V, 从而使 LDO 旁路 (参见图 4)。

在 5V 工作方式下, 5V 电源连接至引脚 VDD5V, 而 VDD3V3 (LDO 输出) 必须通过一个 1 至 $10\mu F$ 电容进行缓冲, 此电容应该靠近电源引脚放置 (参见图 4)。

输出仅供器件内部使用, 不能外加负载。

数字接口 I/O 的电平对应于 VDD5V 处的电压, 因为 I/O 缓冲器是由该引脚供电的 (参见图 4)。

在两种工作电压下, 均推荐靠近引脚 VDD5V 放置一个 100nF 的缓冲电容。

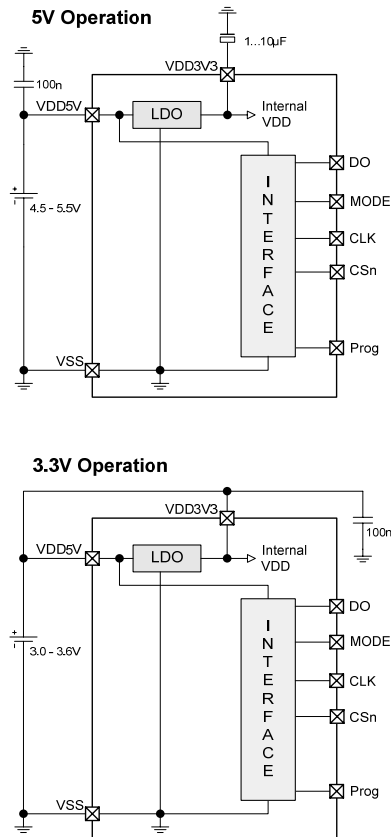


图 4: 5V/3.3V 电源电压的连接方式

3 AS5043 的编程

上电后，Prog=逻辑高电平时 CSn 的上升沿将使能 AS5043 的编程操作。16 位配置数据必须通过 Prog 引脚串行移至 OTP 寄存器。第一个“CCW”位之后是零位数据（MSB 在前）和模拟输出模式设置（参见数据资料）。数据在 CLK 的上升沿时必须有效（参见图 5）。在完成这个序列之后，引脚 Prog 的电压必须提高到编程电压 V_{PROG}（参见图 6）。在对熔丝进行编程时，必须施加 16 个 CLK 脉冲（t_{PROG}）。要退出编程模式，必须通过上电复位来使芯片复位。被编程的数据在下次上电后开始使用。

OTP 寄存器内容：

CCW 逆时针位

ccw=0 -角度值沿顺时针旋转方向增加

ccw=1 -角度值沿逆时针旋转方向增加

Z [9:0] 可编程零位/索引位置

FB_intEN OPAMP 增益设置：0=外部，1=内部 AMP

RefExtEN DAC 基准：0=内部，1=外部

ClampMd EN 模拟输出范围：0=0-100%，1=5-95%*VDD

输出范围： 模拟输出范围选择

[1:0]	00 = 360°	01 = 180°
	10 = 90°	11 = 45°

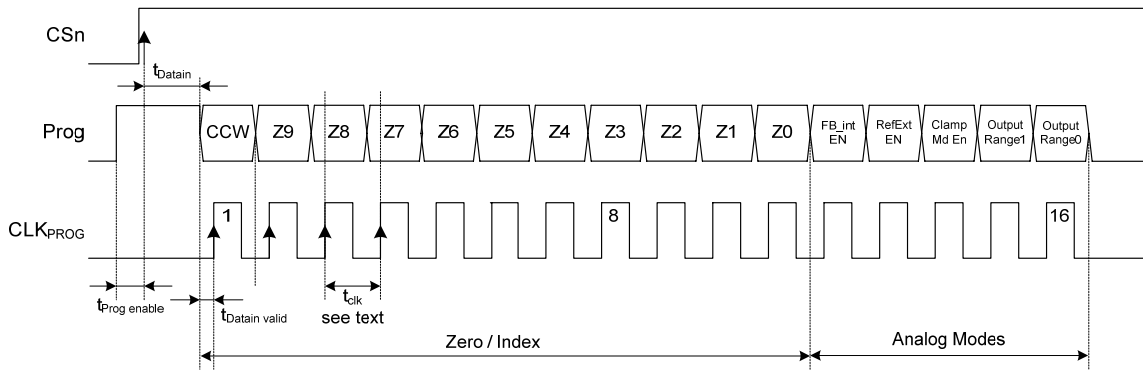


图 5：编程访问—OTP 写入周期（图 6 的一部分）

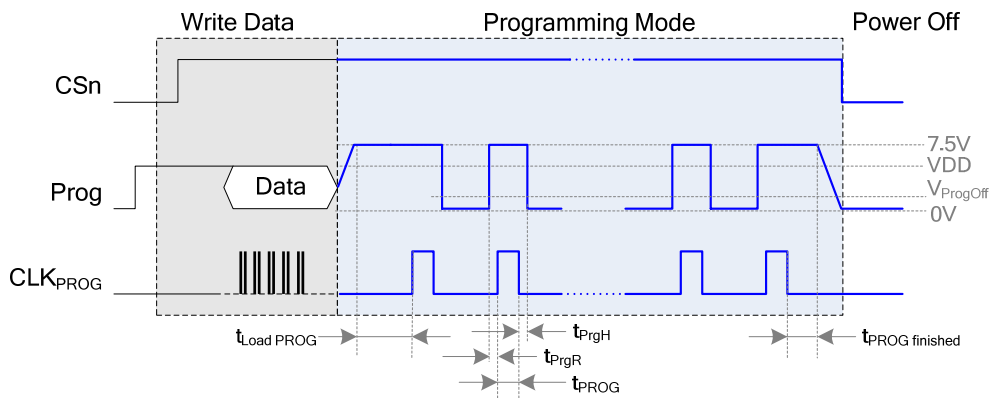


图 6：完整的 OTP 编程过程

关于编程的更多信息可查阅 AS5043 的数据资料以及应用笔记 AN5000-20。这两份资料都可从我们的网站下载，网址：www.austriamicrosystems.com

4 应用实例

4.1 应用实例 1: 缺省配置

芯片出厂时为缺省的、未编程的配置方式，此时所有 OTP 位为零。相应的模拟配置如下：

REF_extEN =	0	: DAC 基准 (Vref) 是 VDD5V/2
OR1, OR1 =	00	: 选择的范围=10位、360°范围，分辨率为 0.35°/步
ClampMdEN =	0	: DAC 输出电压为 (0 - 100%) * Vref = (0 - 50%) * VDD5V
„FB_intEN“ =	0	: OPAMP 增益由外部设置，使用 R _f 及 R _g

因此输出电压与 VDD 存在比例关系：

$$V_{out} = 2x (0...50\%)VDD5V = V_{out} = (0...100\%)VDD5V.$$

图 7 显示了所有引脚及其缺省连接。为清楚起见，所有未使用的引脚在后面的应用实例中都没有示出。

AS5043 数据资料和本文表 1 对引脚都进行了详细的介绍。

这种配置只需要在 VDD3V 引脚处放置一个缓冲电容，完整的电路只需 3 根线：VDD、VSS 和 Vout（图 7 右侧有 3 个连接器）。

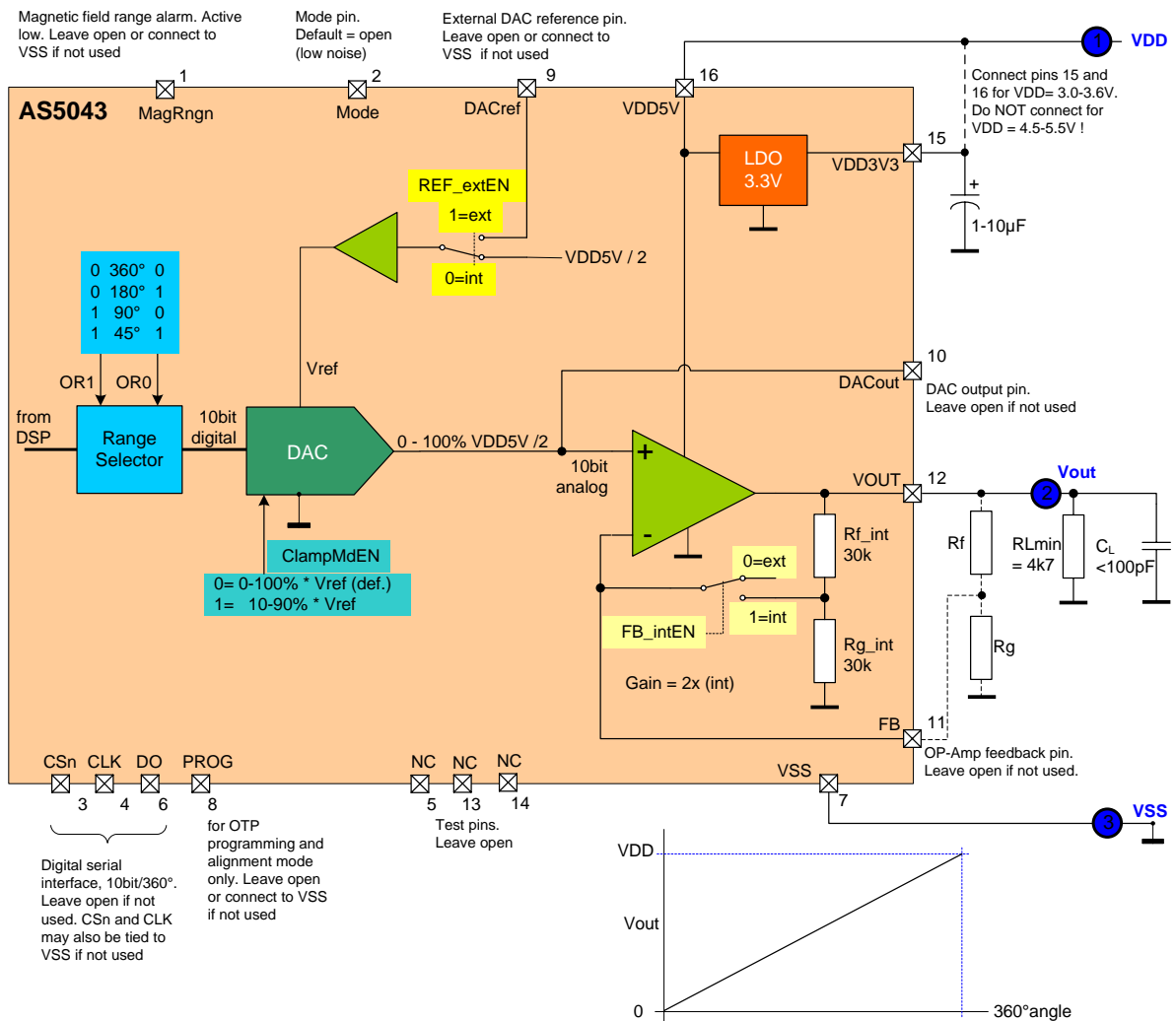


图 7: AS5043 的缺省配置

4.2 应用实例 2：带有电压箝位的 180°角度范围

这是一个角度测量范围小于 360°应用的典型实例，如阀门位置传感器。为检测电源断开故障，正常工作的输出电压控制在 (5–95%) VDD。一旦电源断开，输出电压将低于 5%VDD 或高于 95%VDD，这取决于在接收侧安装的是上拉还是下拉电阻。AS5043 配置为 5V 电源，VDD5V 为 5V。

未使用引脚的连接方式参见图 7。

REF_extEN = 0 : DAC 基准 (Vref) 是 VDD5V/2
 OR1, OR1 = 01 : 选择的范围=180°范围、10 位，分辨率=0.176°/步
 ClampMdEN = 1 : DAC 输出电压为 (10 – 90%) *Vref = (5 – 45%)*VDD5V
 „FB_intEN“ = 1 : OPAMP 增益由内部设置，固定为 2 倍

因此输出电压与 VDD 存在比例关系：

$$V_{out} = 2x (5...45\%)VDD5V = V_{out} = (10...90\%)VDD5V = 0.5 \dots 4.5V$$

这种配置只需要在 VDD3V3 引脚处放置一个缓冲电容，完整的电路只需 3 根线：VDD、VSS 和 Vout。

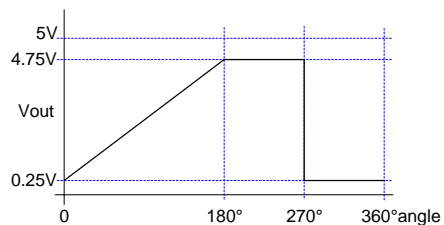
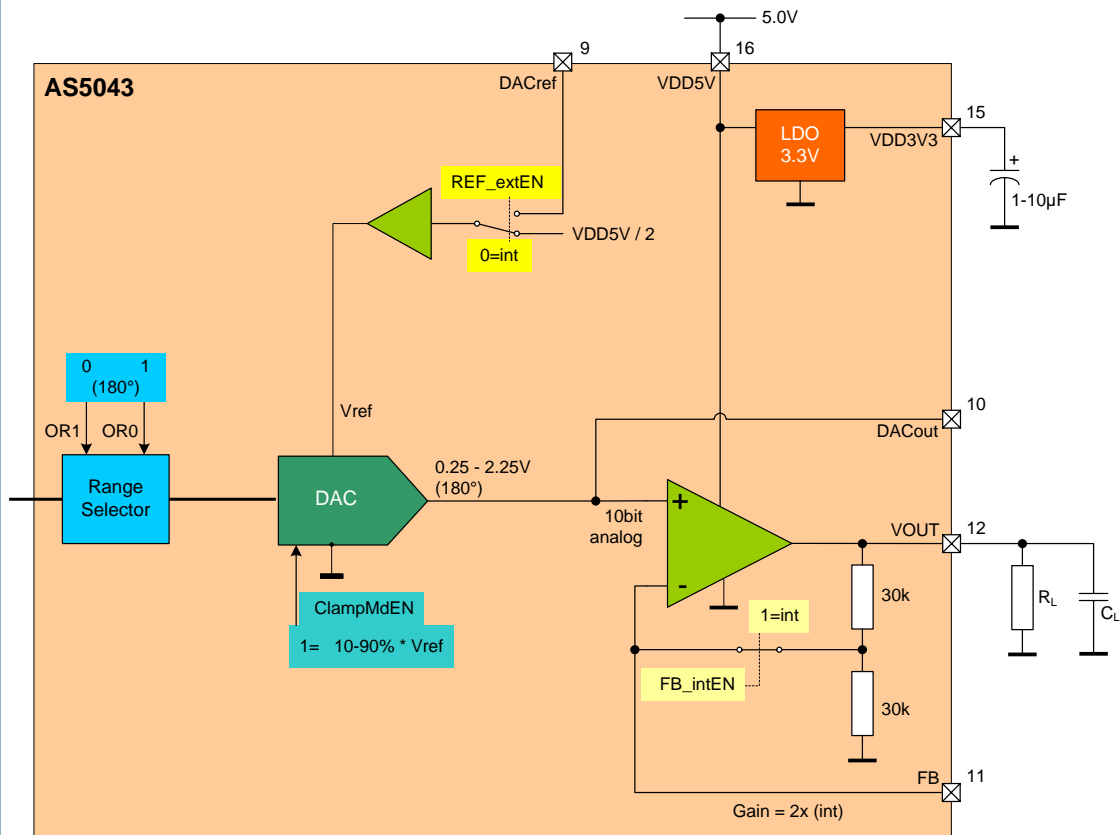


图 8：带箝位的 180°角度测量范围

4.3 应用实例 3：角度子范围的调整

这是一个子范围的应用实例，子范围在固定范围之外（45°/90°/180°/360°）。例如，75°角度范围的输出电压范围为 0V–5V，假设与 VDD 存在比例关系。以下规则适用于任何子范围的设置

第一步：选择电源配置（3.3V / 5V）：

鉴于要求的最大输出电压大于 3.3V，需要使用 5V 电源配置（参见图 4）。

第二步：设置最大输出电压：

鉴于要求的最大输出电压需与 VDD 成比例，因此选择内部 DAC 基准 VDD5V/2。通过 OTP 选择，可以使用 DACref 引脚的外部基准来设置最大输出电压。

第三步：选择角度范围（45°/90°/180°/360°）：

由于应用实例的角度范围不是任何固定角度范围，可以选择较高的下一个范围：75°可以选择 90°。

第四步：通过调整 OPAMP 增益来设置要求的角度范围：

在 90°模式下，90°范围内的模拟输出配置为 1024 步长，75°范围内对应 853 步长。90°条件下，内部 DAC 基准（=最大 DAC 输出电压）为 VDD5V=2.5V。75°范围内，需要的最大输出电压为 5V。

这对应于以下 OPAMP 增益

$$gain = \frac{V_{OUT,max} * max_step_size}{V_{IN,max} * subrange_step_size} = \frac{5V * 1024}{2.5V * 853} = 2.4$$

为调整该增益，需计算增益设置电阻 R_F 和 R_G。为避免在 OPAMP 输出施加不必要的负载，R_F 不能过小。R_F 的典型值为 10–50kΩ。由于 OPAMP 输出级配置为同相放大器，OPAMP 的增益计算方式如下：

$$gain = 1 + \frac{R_F}{R_G}$$

假设 R_F 为 33kΩ，则 R_G 为：

$$R_G = \frac{R_F}{gain-1} = \frac{33k\Omega}{2.4-1} = 23,6k\Omega$$

结果：OPAMP 配置成基本的同相放大器。

AS5043 采用 5V 电源配置，VDD5V 为 5V，VDD3V3 被缓冲。未使用引脚的连接方式参见图 7。

REF_extEN = 0 : DAC 基准 (Vref) 为 VDD5V/2

OR1, OR1 = 10 : 选择的范围=90°范围、10 位，分辨率=0.088°/步，75°为 853 步长

ClampMdEN = 0 : DAC 输出电压为 (0 – 100%)*Vref = (0 – 50%)*VDD5V

„FB_intEN“ = 0 : OPAMP 增益由外部设置，R_F=33kΩ，R_G=23,6kΩ（串联 22kΩ+1,6k）

该配置需要 2 个去耦电容以及 2 至 3 个增益设置电阻（R_F,R_G）。完整的电路只需要三根线：VDD、VSS 和 Vout。

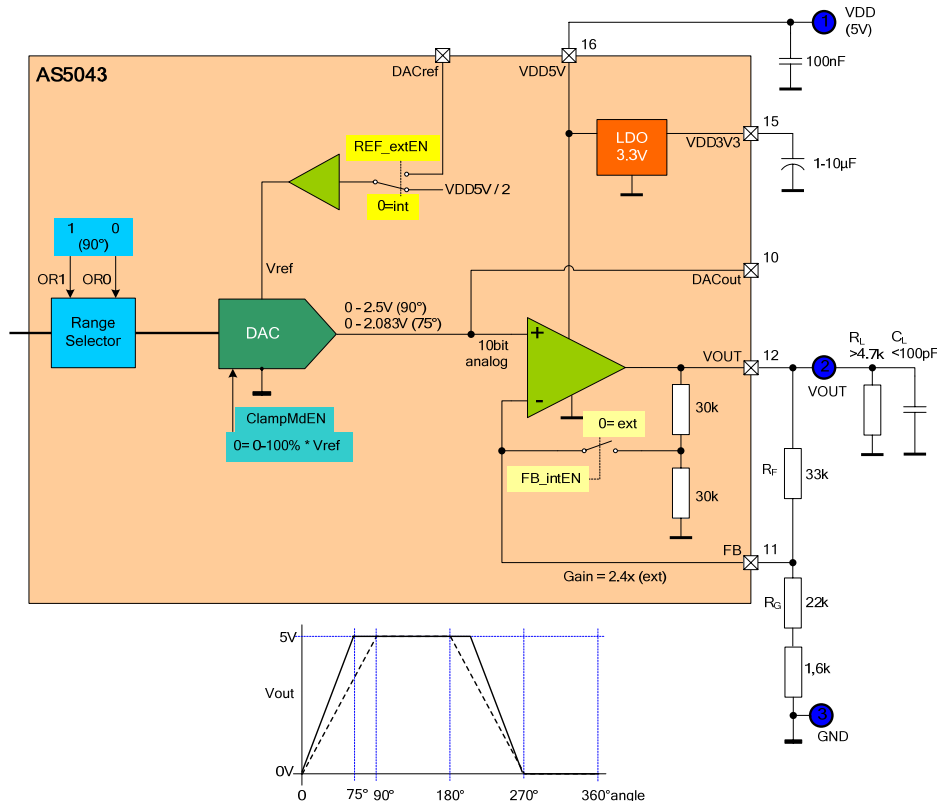


图 9：角度子范围的调整

4.4 应用实例 4：角度范围和死区调整

这是一个替代电位器的典型实例，具有 275° 角度范围。由于该角度范围不是提供的固定范围（45°，90°，180° 或 360°），角度范围选择器被设置为接近的下一个较高范围（360°），而且输出电压斜率与角度的响应关系是通过外部调整 OPAMP 增益实现的。此外，当传感器磁铁在机械零位附近逆时针旋转时，引入的角度偏移可用于防止电压从 $V_{out,min}$ 跳到 $V_{out,max}$ 。

OPAMP 被配置成带有偏压 (= 偏移) 的同相放大器。

AS AS5043 采用 3.3V 电源配置，VDD5V 为 3.3V。未使用引脚的连接方式参见图 7。

REF_extEN = 0 : DAC 基准 (Vref) 为 VDD5V/2
 OR1, OR0 = 00 : 选择的范围=360°、10 位，分辨率=0.35°/步，275° 对应 782 步长。
 ClampMdEN = 0 : DAC 输出电压为 (0 - 100%) * Vref = (0 - 50%) * VDD5V
 „FB_intEN“ = 0 : OPAMP 增益由外部设置

Vout 可由以下公式计算：
$$V_{OUT} = V_{IN} * \left[1 + R_F \left(\frac{R_B + R_G}{R_B * R_G} \right) \right] - \frac{V_B R_F}{R_B}$$
 其中 V_{IN} 是 DAC 输出电压

在 30° 至 305° 范围内（跨度 275°），输出电压与 VDD 成比例。机械零位与斜率起始点的匹配可简单通过软件将电气零位移动到 -30° 机械位置点来实现（移动到机械零位，读取角度值，减去数值 $[1024 * 30 / 360 = 85]$ ，结果写入 OTP）。OTP 编程完成后，最终传感器将在 0-275 机械角度范围内提供一个 0V-VDD5V 的比例输出电压。在 -30° 到 0° 之间，电压将保持在 0V；在 275° 至 330° 之间，电压将为 VDD5V。

该配置需要在 VDD3V 引脚处放置一个缓冲电容，并需要 2 个增益设置电阻 (R_F, R_G) 以及一个角度偏移电阻 (R_B)。完整的电路只需要三根线：VDD、VSS 和 Vout。

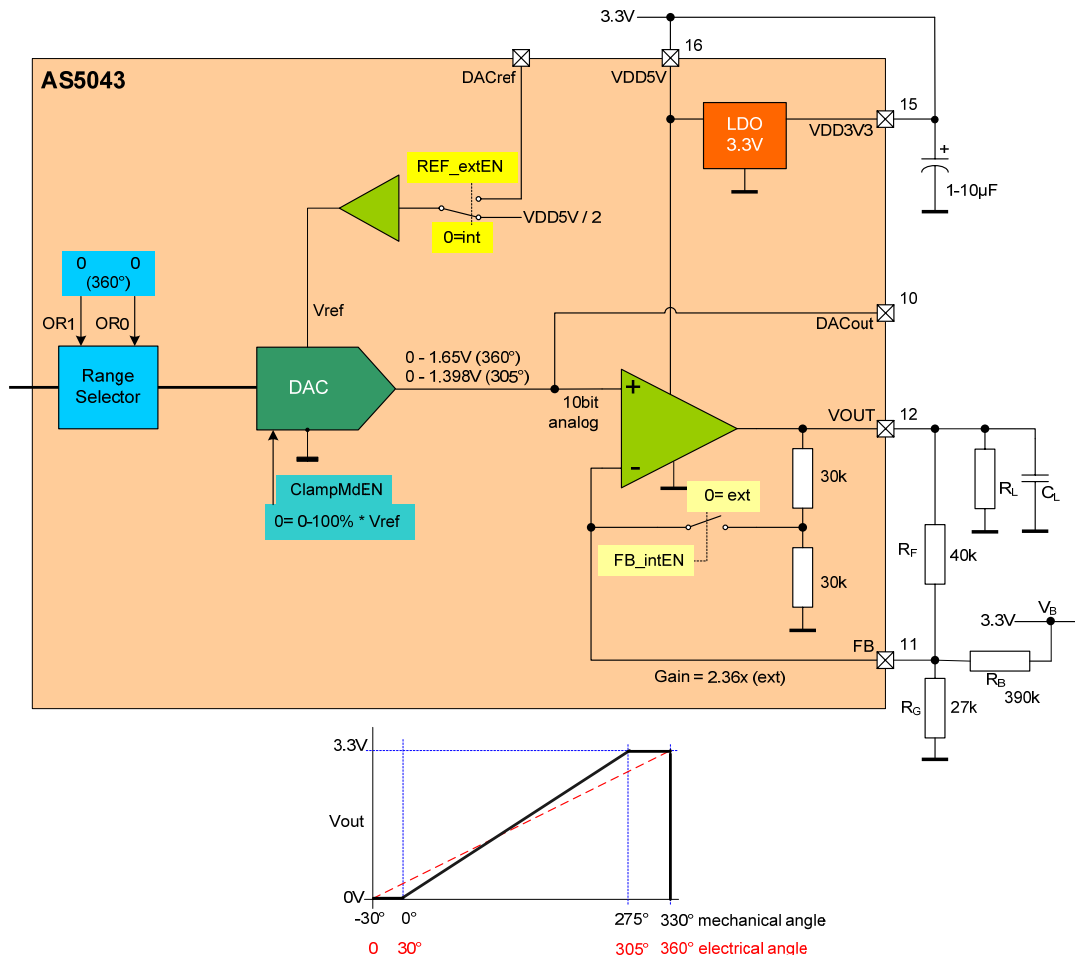


图 10：角度范围和死区的调整

4.5 应用实例 5：缓冲输出

在正常工作条件下，AS5043 可以在保持良好性能的情况下推动 1mA 的负载。如果需要更大的负载电流，我们推荐使用图 11 所示的简单的缓冲晶体管。由于 OPAMP 输出电压 V_{out} 必须比规定的负载电压高 $1 V_{BE}$ ($\sim 0.7V$)，该电路无法使负载驱动电压达到电源摆幅。在该实例中，AS5043 的电源电压为 5V，规定的输出电压为 $(10 - 90\%) \cdot 3.3V = 0.33V - 2.97V$ 。该配置要求 1.32 倍的增益 ($3.3V/2.5V$)，可使用两个外部电阻 (2.4k 和 7.5k) 来设置。该实例的角度范围为 90° 。未使用引脚的连接方式参见图 7。

REF_extEN = 0 : DAC 基准 (Vref) 为 VDD5V/2
 OR1, OR0 = 10 : 选择的角度范围=90°范围、10 位，分辨率=0.088°/步
 ClampMdEN = 1 : DAC 输出电压为 $(10 - 90\%) \cdot V_{ref} = (5 - 45\%) \cdot VDD5V$
 „FB_intEN“ = 0 : OPAMP 增益由外部设置，1.32 倍。

因此输出电压与 VDD 成比例。 $V_{out} = (10 \dots 90\%) \cdot (VDD5V / 2) \cdot 1.32 = 0.33 - 2.97V$ (0° 到 90°)。

该配置需要在 VDD3V 引脚处放置一个缓冲电容，并需要 2 个增益设置电阻以及 1 个通用双极 NPN 晶体管。完整的电路只需要三根线：VDD、VSS 和 V_{out} 。它可以驱动 100mA 以上的负载，主要取决于缓冲晶体管的增益。

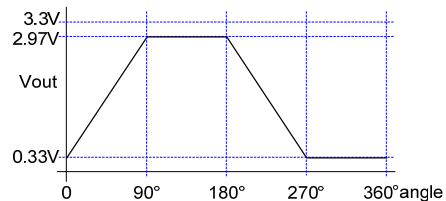
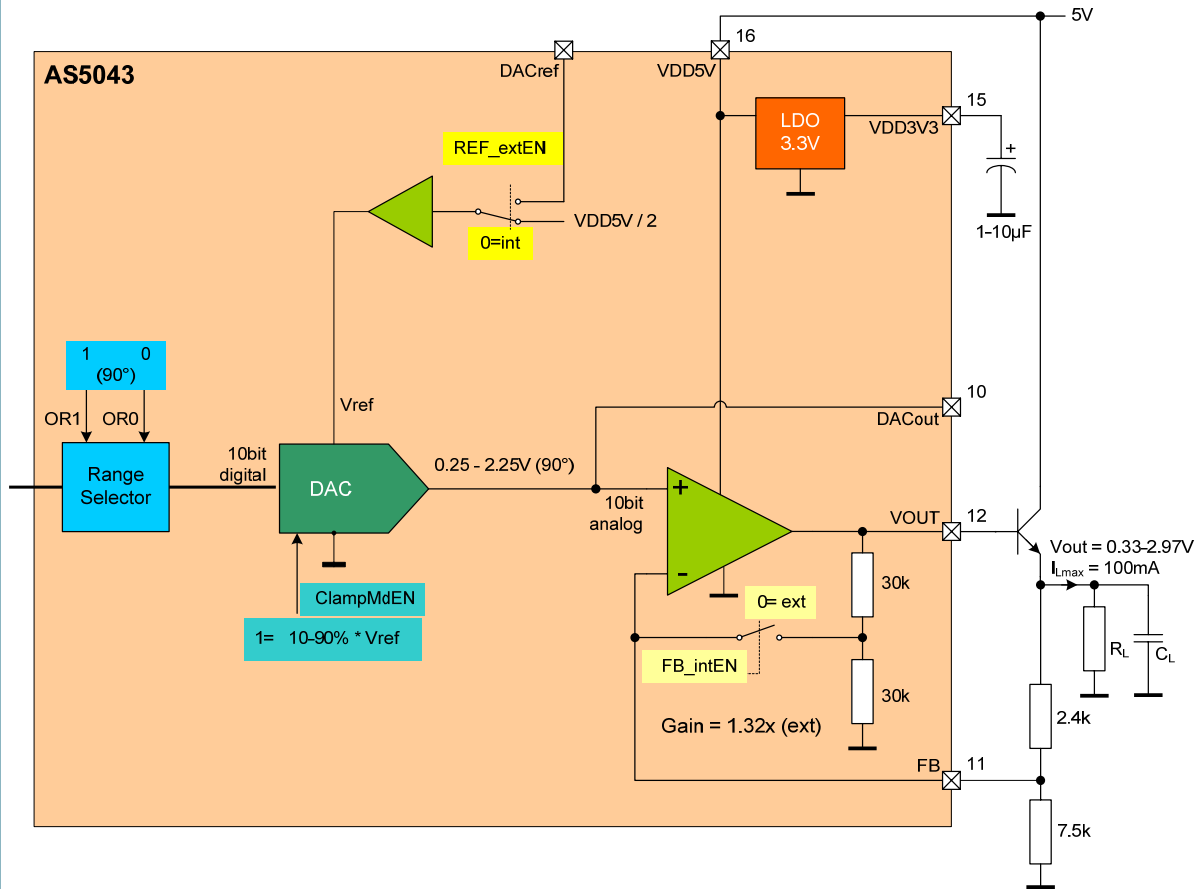


图 11：输出电压缓冲器

4.7 应用实例 7：反向响应曲线

输出电压与角度的响应曲线可通过将 OTP 寄存器的 CCW 位设置为 1 来产生镜像响应。下图显示了 0°—270°范围的响应曲线，可在 360°模式下利用 2.66x 的增益和 3.3V 电源电压来实现

缺省情况下，斜坡从数字 0000 位置开始沿顺时针旋转方向升高（见图 13a）。它在 270°位置（数字位置 768）达到最大，并且在 270°和 360°之间保持在 VDD。

设置 OTP 寄存器的 CCW 位(见图 5)将使响应曲线反向。顺时针方向的上升斜坡变为下降斜坡（见图 13b）。

此外，通过改变 OTP 寄存器的零位，下降斜坡的起始点可以转移到机械零位（见图 13c）。在这种情况下，需要从初始零位数值中减去 256，以便将零位移到-90°位置。现在斜坡在 0°位置得到最大输出电压，在 270°位置得到最小输出电压。

注意：反向响应可应用于任何模式下的任何曲线。将磁铁放在 IC 的底部而非顶部，这也将 CCW 位设置为 1 具有同样的效果。

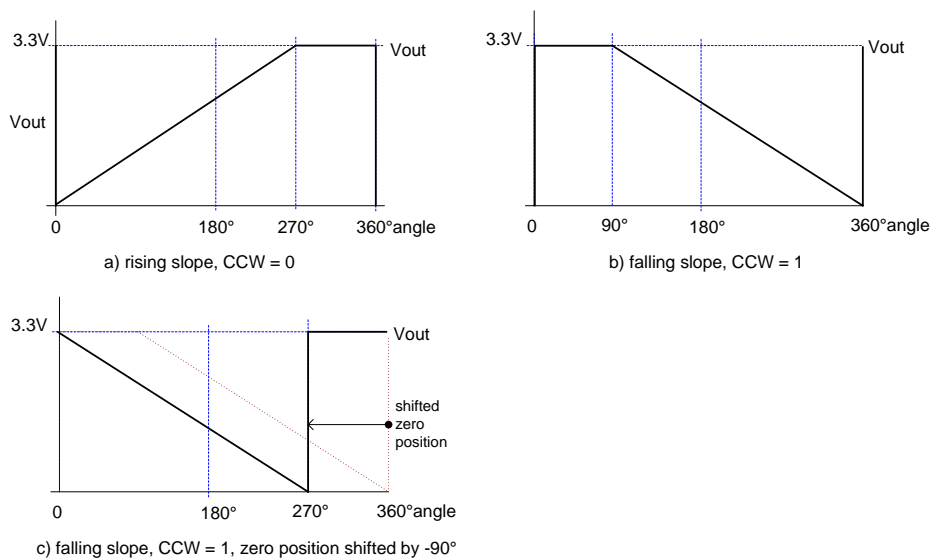


图 13：CCW 位使输出响应曲线反向

4.8 应用实例 8：过压和反向极性保护

图 14 仅使用了少量低成本外部元件，即可为电源和模拟输出提供高性能的过压和反向极性保护。

4.9 电源的过压保护：

该电路模块由以下元件组成：Q1、Q2、D1、D2、R2、R5。当 V_{in} 低于~6.5V 时，Q1 完全导通。Q1 的基极电流是由 R5 提供的。若 V_{in} 超过~6.5V，齐纳二极管 D2 导通，并将基极电流送入 Q2。该晶体管导通，而 Q1 关断。因此 AS5043 的电源断开。一旦 V_{in} 再次下降到~6.5V 以下，器件将自动恢复供电。关断门限可由 D2、R2 和 R3 进行调整。D1 可用于提高电路的温度稳定性。R4 设置关断水平的斜率。最大允许输入电压主要取决于 Q1 的最大集电极-发射极击穿电压和 Q3 的最大栅极-源极电压（见 4.11）。

4.10 输出引脚的过压保护

该保护是通过增加串联二极管 D4 轻松实现的。由于反馈电路 R_f 和 R_g 连接在二极管的后面，电路仍然可以提供高达 4.5V 的输出电压（利用一个肖特基二极管）。如果输出出现过压情况，VOUT 引脚由 D4 保护，而引脚 FB 由 R_f 和 R_g 保护。输出的最大允许过压取决于 D4 的击穿电压，该电压通常非常高（BAT41 典型值为 100V）；最大允许过压还取决于流入 FB 引脚的电流，该电流经过内部保护二极管（如方框图所示）流到 VDD5V。在过压情况下，通过内部保护二极管的电流必须限制在~1...10mA。

4.11 电源的反向极性

该电路模块由以下元件组成：Q3、R1 和 C1。D3 是 Q3 内部的寄生二极管。晶体管 Q3 必须是一个 N 沟道增强型 MOSFET。在正常工作条件下，Q3 工作在反向模式下，源极和漏极反向（漏极比源极电压更低）。然而，栅极电压相对于源极电压来说是正的，Q3 像开关一样导通。在极性反向的情况下，Q3 工作在正常模式下（漏极比源极电压高），但是栅极电平为负，使 Q3 关断。最大允许反向电压受到 Q3 的最大栅极-源极负电压的限制（BS170 的典型值： $\pm 20V$ ）。为了达到更高的过压保护和反向极性电压，可以增加一个与 C1 并联的电阻，与 R1 构成一个分压器。然而，该分压器的设计必须使 Q3 在正常 5V 工作情况下得到足够的栅极-源极电压，使该晶体管完全导通。

R1/C1 可为栅极提供过压和过流保护。

4.12 输出的反向极性

同样由 Q3 提供输出端的反向极性保护，由于不能得到任何正的栅-源极电压使其导通，开关保持关闭状态。

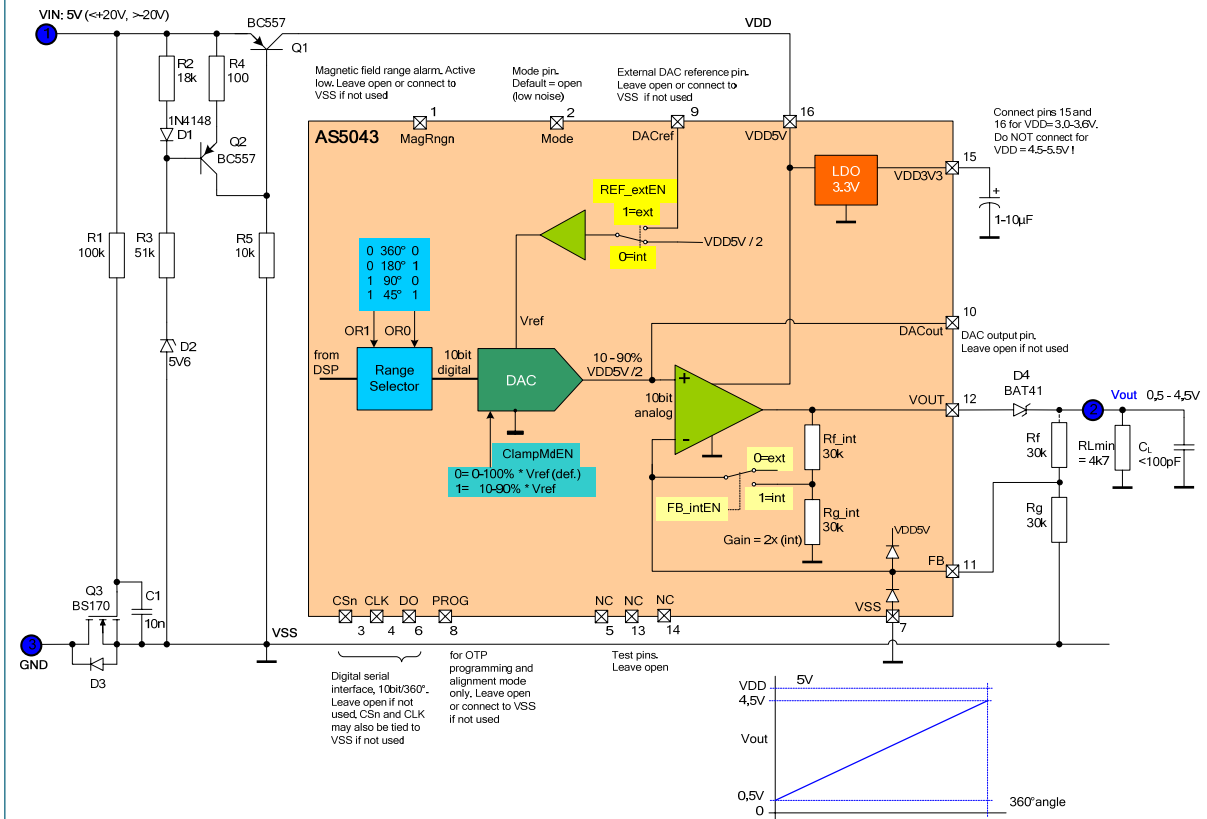
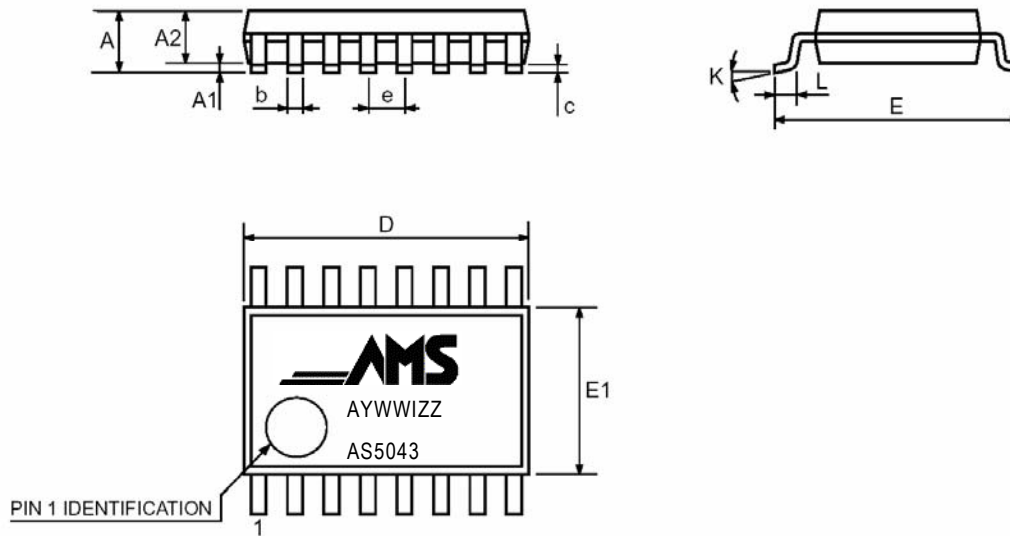


图 14：高性能的过压及反向极性保护

5 封装图纸及标识

16 引线的收缩型小外形封装 SSOP-16



尺寸						
符号	毫米			英寸		
	最小值	典型值	最大值	最小值	典型值	最大值
A	1.73	1.86	1.99	.068	.073	.078
A1	0.05	0.13	0.21	.002	.005	.008
A2	1.68	1.73	1.78	.066	.068	.070
b	0.25	0.315	0.38	.010	.012	.015
c	0.09	-	0.20	.004	-	.008
D	6.07	6.20	6.33	.239	.244	.249
E	7.65	7.8	7.9	.301	.307	.311
E1	5.2	5.3	5.38	.205	.209	.212
e	0.65			.0256		
K	0°	-	8°	0°	-	8°
L	0.63	0.75	0.95	.025	.030	.037

1.1.1 标记: AYWWIZZ WIZZ

A: 无铅标志符

Y: 制造年份的最后 1 位数

WW: 制造周数

l: 工厂标志符

ZZ: 跟踪代码

JEDEC 封装外形标准:

MO - 150 AC

热阻 $R_{th(j-a)}$:

静止空气条件下为 79.4 K/W

IC 标有 1 个白色圆点或字母“ES”时

表明其为工程样品

6 订购信息

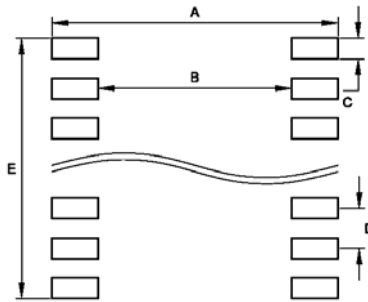
发货方式: 卷带 (1 卷 = 2000 个器件)

管装 (1 盒 = 100 管, 每管 77 个器件)

订购编号 AS5043 管装供货

订购编号 AS5043TR 卷带供货

7 推荐的 PCB 占位尺寸:



推荐的占位数据

	毫米	英寸
A	9.02	0.355
B	6.16	0.242
C	0.46	0.018
D	0.65	0.025
E	5.01	0.197

8 修订历史

修订	日期	说明
1.3	2006年9月20日	增加应用实例 3: 角度子范围调整
1.2	2006年4月14日	增加应用实例 8: 过压和反向极性保护 更新日期码 A534xx 或更高编码的附加功能
1.1	2005年10月3日	箝位电平: 10%/90% VDD, 缺省 OPAMP 增益=外部, 90°/45°模式下的下降斜坡。更新 IC 封装的热阻。
1.0	2005年5月19日	最初版本

9 联系方式

austriamicrosystems AG

A 8141 Schloss Premstätten, Austria

电话: +43 (0) 3136 500 0

传真: +43 (0) 3136 525 01

info@austriamicrosystems.com

10 版权说明

版权所有 © 2006, austriamicrosystems 注册商标®。保留所有权利。本文材料未经版权所有人的事先书面批准, 不得进行复制、改编、合并、翻译、保存或使用。尽本公司所知, 本出版物中由 austriamicrosystems AG 提供的信息经确认为正确和准确的。